

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 15 442.6

Anmeldetag: 03. April 2003

Anmelder/Inhaber: BTS Media Solutions GmbH, 64331 Weiterstadt/DE

Bezeichnung: Verfahren und Schaltung zur Skalierung von Raster-
bildern

IPC: G 06 T 3/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.

München, den 16. Februar 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Remus

Verfahren und Schaltung zur Skalierung von Rasterbildern

Die Erfindung betrifft das Gebiet der Darstellung von hochaufgelösten Rasterbildern auf Bildschirmen mit
5 geringerer Auflösung. Insbesondere betrifft die Erfindung einen Kontroll-Monitor in einem Filmscanner, wobei der Kontrollmonitor eine gröbere Auflösung aufweist als die feine Auflösung des Filmscanners, mit welchem Rasterbilder mit einer hohen Auflösung erzeugt werden. Der Begriff
10 Rasterbild wird im Folgenden als Synonym für Digitalbild verwendet. Er beschreibt ein aus einer Vielzahl von diskreten Bildpunkten zusammengesetztes Bild, dessen Bildpunkte in Zeilen und Spalten angeordnet sind. Ein Rasterbild kann als Schwarz-Weiß Bild oder als Farbbild
15 vorliegen, und die den Bildpunkt beschreibende Information kann beliebiger Gestalt sein, z.B. Farbtripel für die Grundfarben Rot, Grün und Blau (RGB) oder dergleichen. Der Begriff Bildpunkt wird im Folgenden als Synonym für den Begriff Pixel verwendet, der im englischen Sprachraum
20 häufig Verwendung findet. Die einen Bildpunkt bildenden Komponenten, z.B. die Farbtripel, werden auch als Subpixel bezeichnet. Der Begriff Auflösung bezeichnet die Anzahl der Bildpunkte, die einen Bereich des Bildes darstellen. Eine feinere oder höhere Auflösung bedeutet hierbei, dass mehr
25 Bildpunkte für den gleichen Bereich eines Bildes vorhanden sind als bei einer gröberen oder geringeren Auflösung.

Zur digitalen Weiterbearbeitung oder Distribution von Filmen, die mit herkömmlichen Filmkameras aufgenommen
30 wurden, werden die entwickelten Filme digitalisiert. Dabei wird der Film zum Beispiel kontinuierlich an einem Sensor vorbeigeführt, welcher den Film zeilenweise abtastet. Eine abgetastete Zeile besteht dabei aus einer Vielzahl von aufeinanderfolgenden bzw. nebeneinander liegenden
35 Bildpunkten. Aufeinanderfolgend abgetastete Zeilen ergeben jeweils ein Bild. Es ist auch möglich, die Bilder eines Films mittels eines flächenhaften Sensors abzutasten. Dabei werden die Bildpunkte aller Zeilen und Spalten, die das

Bild digital darstellen, von einem Sensor gleichzeitig abgetastet.

Üblicherweise können in Filmscannern verschiedene
5 Filmformate abgetastet werden. Gebräuchliche Filmformate
sind z.B. 16 mm, 35 mm und 70 mm Filme. Moderne Filmscanner
können heutzutage die Bilder der Filme mit 4000 oder mehr
Bildpunkten pro Zeile abtasten. Für ein abgetastetes Bild
eines herkömmlichen Films im Seitenverhältnis von Breite zu
10 Höhe von 16:9 ergeben sich somit beispielsweise
digitalisierte Bilder, die aus 4000 Bildpunkten in einer
Zeile und 2250 Zeilen pro Bild bestehen. Üblicherweise wird
während des Abtastens die Qualität der Abtastung von einem
Bediener kontrolliert. Wegen der erforderlichen hohen
15 Auflösung des Kontroll-Monitors werden üblicherweise
Computer-Bildschirme eingesetzt. Computer-Bildschirme sind
für eine Bildwiedergabe mit einer bestimmten Anzahl von
Zeilen und Bildpunkten pro Zeile optimiert. Die sich daraus
ergebenden Auflösungen des Bildschirms sind beispielsweise
20 800 x 600, 1280 x 1024 oder 1600 x 1200 Bildpunkte für
Monitore im 4:3 Seitenverhältnis. Analoge Röhrenmonitore
können bei Einspeisung eines analogen Videosignals
theoretisch auch zwischen diesen Werten liegende
Auflösungen darstellen, jedoch ist auch hier die maximale
25 Auflösung begrenzt, z.B. durch die verwendete Schlitz- oder
Lochmaske. Die in letzter Zeit immer häufiger verwendeten
LCD-Bildschirme sind hinsichtlich ihrer Auflösung
prinzipbedingt festgelegt. Bei beiden Typen von Monitoren
ist es somit nicht möglich, Bilder mit einer erheblich
30 höheren Auflösung als der Auflösung des Monitors
zufriedenstellend darzustellen. Soll ein Bild mit einer
höheren Auflösung auf einem Bildschirm mit einer geringeren
Auflösung dargestellt werden, müssen in horizontaler und
vertikaler Bildrichtung Bildpunkte entfallen. Durch das
35 Weglassen von Bildpunkten wird jedoch das darzustellende
Bild unter Umständen so verkleinert, dass es nicht den
gesamten zur Verfügung stehenden Bildschirmbereich in der
Breite und/oder der Höhe bedeckt. So würde beispielsweise
ein Bild mit einer Auflösung von 1000 Bildpunkten pro Zeile

und 560 Zeilen pro Bild auf einem Bildschirm mit einer Auflösung von 800 x 600 Bildpunkten dadurch darstellbar gemacht, dass jeder zweite Bildpunkt in horizontaler und vertikaler Richtung entfällt. Das resultierende Bild mit
5 500 x 280 Bildpunkten wäre zwar nunmehr auf dem Bildschirm darstellbar, jedoch nutzte es nicht die nutzbare Größe des Bildschirms aus. Es wäre zwar möglich, nur die horizontale Auflösung zu skalieren, d.h., nur in den Zeilen Bildpunkte wegzulassen, dadurch wäre das Bild aber unerwünscht
10 verzerrt. Durch das Weglassen einzelner Punkte können außerdem einzelne feine Details des Bildes nicht auf dem Monitor dargestellt werden und somit auch nicht vom Benutzer kontrolliert werden. Dies betrifft insbesondere dünne Linien, welche parallel zum Abtastraster des
15 Filmscanners liegen. Es ist daher wünschenswert ein Verfahren zu anzuwenden das es ermöglicht, digitalisierte Bilder mit einer höheren Auflösung auf einem Bildschirm mit einer geringeren Auflösung in größtmöglicher Darstellungsgröße unverzerrt anzuzeigen und dennoch
20 möglichst viele Bilddetails sichtbar zu machen. Weiterhin ist es wünschenswert eine Schaltung zu verwenden, welche die Skalierung in Echtzeit durchführt.

Das in Anspruch 1 vorgeschlagene Verfahren löst das
25 Problem der freien Skalierung von Rasterbildern auch für die Fälle, in denen die Zahl der Bildpunkte pro Zeile und der Zeilen pro Bild von Eingangsbild und Ausgangsbild keine ganzzahligen Vielfachen bilden, also für rationale Skalierungsfaktoren. Die in Anspruch 7 angegebene
30 Skalierungsschaltung schlägt eine Hardwareanordnung vor, mit welcher sich Rasterbilder in Echtzeit frei skalieren lassen. Vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

35 Gemäß des erfindungsgemäßen Verfahrens werden Bildpunkte in den Zeilen und Spalten des Eingangsbildes ausgewählt, welche die Bildpunkte in den Zeilen und Spalten des auf einem Kontroll-Monitor wiedergegebenen Ausgangsbildes darstellen. Die ausgewählten Bildpunkte sind

dabei in ganzzahligen Pixelabständen solcherart verteilt,
dass die Abstände zwischen einzelnen ausgewählten
Bildpunkten bei rationalen Skalierungsfaktoren möglichst
wenig voneinander abweichen. Dabei wird zumindest über
5 jeweils einen Bereich einer Zeile und/oder Spalte des
Rasterbildes ein rationales Skalierungsverhältnis von
Eingangs- zu Ausgangsbild erreicht. Die ausgewählten
Bildpunkte werden auch als Stützstellen bezeichnet. Die
Bildpunkte zwischen zwei ausgewählten Bildpunkten oder
10 Stützstellen können zur Bildung von einen Bildpunkt
beschreibenden Werten herangezogen werden, welche anstelle
des ausgewählten Bildpunktes für die Wiedergabe im
Ausgangsbild benutzt werden. Alternativ dazu ist es auch
möglich, zur Wiedergabe in dem Ausgangsbild den Minimal-
15 oder den Maximalwert der zwischen zwei ausgewählten
Bildpunkten oder Stützstellen liegenden Bildpunkte zu
verwenden. Weiterhin ist es möglich, die Bildpunkte
zwischen zwei ausgewählten Bildpunkten einer geeigneten
Filterfunktion zu unterwerfen, und daraus einen Wert für
20 den darzustellenden Bildpunkt des Ausgangsbildes zu
gewinnen. Zur Berechnung des eines Bildpunktes des
Ausgangsbildes können auch Bildpunkte zu beiden Seiten
eines ausgewählten Bildpunktes oder einer Stützstelle
herangezogen werden. Es ist auch möglich, Bildpunkte in
25 größerem Abstand von der Stützstelle als dem zur
nächstbenachbarten Stützstelle zur Berechnung des
darzustellenden Bildpunktes zu verwenden.

In einer bevorzugten Weiterbildung der Erfindung ist
30 eine Skalierung in horizontaler und vertikaler Richtung mit
individuellen Skalierungsfaktoren möglich.

Die in der Erfindung bezogenen Bildpunkte können aus
individuellen Bildpunkten für die drei Grundfarben Rot,
35 Grün und Blau zusammengesetzt sein, sogenannten Subpixeln,
oder bei Schwarz-Weiß Bildern lediglich Helligkeitswerte
beinhalten. Weiterhin ist auch eine beliebige Kombination
aus Farb- und Helligkeitswerten zur Bestimmung eines
Bildpunktes denkbar. Die Erfindung kann wahlweise auf die

einzelnen Sub-Pixel angewendet werden, oder auf einen
daraus generierten Gesamtwert, welcher den Bildpunkt
repräsentiert. Bei einem Eingangsbild das in Subpixeln
vorliegt können die zu einer Grundfarbe gehörenden Subpixel
5 auch versetzt bearbeitet werden, d.h., die Bildpunkte an
den Stützstellen des Ausgangsbildes werden von
Eingangswerten berechnet die um einen oder mehrere
Bildpunkte oder Subpixel versetzt sind. Dadurch lässt sich
ein gewisser Filtereffekt erreichen, der das Bild
10 gleichmäßiger erscheinen lässt. Weiterhin ist es denkbar,
zwei aufeinanderfolgende Zeilen oder Spalten des
Ausgangsbildes mit Bildpunkten zu generieren, welche aus
versetzten Bildpunkten der entsprechenden Zeilen oder
Spalten des Eingangsbildes berechnet wurden. Dadurch werden
15 feine Details noch sicherer erfasst und wiedergegeben. Der
Berechnungsvorgang für die Stützstellen kann dazu in
einfacher Weise mit einem geeigneten Offset gestartet
werden.

20 Besonders vorteilhaft wirkt sich in einer bevorzugten
Ausführung des erfindungsgemäßen Verfahrens aus, dass der
Bildinhalt bei unmodifizierten Bildpunkten, die sich je
nach der vorgenommenen Skalierung ergeben können, nicht
beeinträchtigt wird.

25 Das erfindungsgemäße Verfahren sowie die
erfindungsgemäßen Schaltungen lassen sich vorteilhaft in
Filmscannern einsetzen. Insbesondere die
Skalierungsschaltungen eignen sich für eine Skalierung des
30 Kontrollbildes in Echtzeit, d.h., ein Bild wird im Moment
der Darstellung auf einem Bildschirm oder Kontrollmonitor
skaliert und muss nicht zwischengespeichert werden. Bei
ausreichender Prozessorleistung ist eine Skalierung in
Echtzeit jedoch auch programmgesteuert möglich.

35 Im folgenden soll die Erfindung anhand der Zeichnung
detailliert beschrieben werden. In der Zeichnung zeigen

- Fig. 1 Eine schematische Darstellung eines Teils einer Eingangs- und einer Ausgangsbildzeile, die nach dem Stand der Technik skaliert wurde;
- 5 Fig. 2 eine schematische Darstellung eines Teils einer Eingangs- und einer Ausgangsbildzeile, die nach dem erfindungsgemäßen Verfahren skaliert wurde;
- 10 Fig. 3 eine schematische Darstellung der Bestimmung der Stützstellen im Eingangsbild, die das Ausgangsbild bilden;
- 15 Fig. 4 eine erste Schaltung in binärer Logik zur Ausführung des erfindungsgemäßen Verfahrens zur Skalierung;
- Fig. 5 eine zweite Schaltung in binärer Logik zur Ausführung des erfindungsgemäßen Verfahrens zu Skalierung; und
- 20 Fig. 6 eine detaillierte Schaltung eines Elements aus Fig. 5.

25 Gleiche oder ähnliche Teile sind in den Figuren mit gleichen Bezugszeichen versehen.

In Figur 1, die den Stand der Technik beschreibt, ist ein Teil einer Zeile ZE eines Eingangsbildes dargestellt, welches eine hohe Auflösung aufweist. Der dargestellte Teil der Zeile ZE wird von Bildpunkten 1 bis 32 gebildet. Die hohe Auflösung wird durch die geringe Größe der die Bildpunkte repräsentierenden Rechtecke dargestellt. Die Zeile ZE soll auf eine Ausgangszeile ZA mit geringer Auflösung abgebildet werden. Die Zeile ZA ist in der Figur teilweise dargestellt durch Bildpunkte 101 bis 111. Die geringe Auflösung wird durch die vergleichsweise große Größe der die Bildpunkte repräsentierenden Rechtecke dargestellt. Zwischen der Eingangszeile ZE und der Ausgangszeile ZA sind Pfeile 40 bis 50 dargestellt, welche

die Zuweisung von Bildpunkten der Eingangszeile ZE zu Bildpunkten der Ausgangszeile ZA verdeutlichen. In der Figur 1 ist jeder dritte Bildpunkt der Eingangszeile ZE einem Bildpunkt Ausgangszeile ZA zugeordnet.

- 5 Bildinformationen, welche in nicht zugeordneten Bildpunkten enthalten sind, werden nicht dargestellt und gehen verloren.

In Figur 2, die das Prinzip der Erfindung beschreibt, ist wie zuvor in Figur 1 ein Teil einer Zeile ZE eines Eingangsbildes dargestellt, welches eine hohe Auflösung aufweist. Der dargestellte Teil der Zeile ZE wird von Bildpunkten 1 bis 32 gebildet. Die Zeile ZE soll auf eine Ausgangszeile ZA mit geringer Auflösung abgebildet werden. Die Zeile ZA ist wie zuvor in der Figur 1 teilweise dargestellt durch Bildpunkte 101 bis 114. Zwischen der Eingangszeile ZE und der Ausgangszeile ZA sind Linien 60 bis 73 angeordnet, welche die Grenzen zwischen zusammengefassten Bildpunkten, also die Stützstellen anzeigen. Die Stützstellen sind zwischen den Bildpunkten angeordnet, weil alle Bildpunkte zwischen den Stützstellen zur Berechnung eines Bildpunktes herangezogen werden.

Die Berechnung, wie viele Eingangsbildpunkte zu einem Ausgangsbildpunkt zusammengefasst werden, soll mit Bezugnahme auf Figur 3 beispielhaft erläutert werden. Hierbei soll ein Eingangsbild mit 2250 Bildpunkten pro Zeile auf einem Bildschirm mit 1000 Bildpunkten pro Zeile dargestellt werden. Aus dem Verhältnis der Bildpunkte pro Zeile von 2250 zu 1000 ergibt sich die Forderung, jeweils 2,25 Bildpunkte zu einem Bildpunkt zusammen zu fassen. In einem digitalen Rasterbild lassen sich Bruchteile von Bildpunkten jedoch nicht auswerten. Die naheliegende Lösung jeweils den dritten Bildpunkt zur Wiedergabe zu verwenden, wie sie in Figur 1 dargestellt ist, würde zu einer Darstellung des Bildes mit 750 Bildpunkten führen. Die zur Verfügung stehende Zeilenauflösung des Monitors von 1000 Bildpunkten würde somit nur zu 3/4 ausgenutzt werden. Nach dem erfindungsgemäßen Verfahren werden nun aus dem

Eingangsbild Stützstellen so berechnet, dass die Abstände der einzelnen Stützstellen minimal voneinander abweichen, die Stützstellen gleichmäßig über das Eingangsbild verteilt sind und die gesamte zur Verfügung stehende Zeilenauflösung des Monitors ausgenutzt wird. Dazu wird der erforderliche Skalierungsfaktor, in dem Beispiel 2,25, in einen Summanden zur Addition pro Bildpunkt des Eingangsbildes umgewandelt. Diese Umwandlung stellt eine einfache Invertierung dar. Zur besseren Handhabung in diesem Beispiel kann der Wert als Bruch mit der Größe $4/9$ dargestellt werden. Zur Ermittlung der Stützstellen beginnt man am ersten Bildpunkt einer Zeile für jeden weiteren Bildpunkt den Summanden aufzuaddieren. Eine Stützstelle ist dann bestimmt, wenn die Summe der aufaddierten Summanden größer als 1 ist. In dem Beispiel in Figur 3 erhält der erste Bildpunkt 1 den Wert $4/9$, der zweite Bildpunkt 2 den Wert $8/9$ und der dritte Bildpunkt 3 den Wert $12/9$. In der Figur sind mathematische Operationen, also Addition und Subtraktion, durch Pfeile zwischen den Werten dargestellt, wobei eine Addition durch einen Pfeil mit durchgezogener Linie, eine Subtraktion durch einen Pfeil mit gestrichelter Linie repräsentiert ist. In dem Additionsschritt vom zweiten Bildpunkt 2 zum dritten Bildpunkt 3 wird die aufaddierte Summe größer als 1. An dieser Stelle befindet sich eine Stützstelle. Stützstellen sind in Figur 3 durch die strichpunktierten Linien 60 bis 66 dargestellt. Der erste Bildpunkt 1 und der zweite Bildpunkt 2 vor der Stützstelle 60 werden nunmehr zu dem Ausgangsbildpunkt 101 aus Figur 2 zusammengefasst. Dies kann, wie zuvor oben beschrieben, durch Mittelwertbildung, Minimum- oder Maximumbildung, oder durch eine andere geeignete Filterfunktion erfolgen. Der dritte Bildpunkt 3, welcher den Wert $12/9$ erhielt, muss jetzt einen Wert kleiner als 1 erhalten, weil jeweils das Überschreiten des Wertes 1 eine Stützstelle anzeigt. Dazu wird der Wert 1 oder $9/9$ von dem Wert des dritten Bildpunktes 3 abgezogen. Der dritte Bildpunkt 3 erhält somit den neuen Wert $3/9$. Die vorstehende Folge von Additionen und Subtraktionen wird für alle Bildpunkte einer Zeile durchgeführt. Eine Stützstelle wird überall dort markiert, wo der Wert eines Bildpunktes

größer als 1 ist, und der Wert des Bildpunktes an dem die Stützstelle markiert wurde wird auf einen Wert kleiner als 1 verringert, indem der Wert 1 abgezogen wird. In dem Beispiel ergeben sich dann Abstände zwischen den ersten
5 drei Stützstellen von zwei Bildpunkten. Die nächste Stützstelle hat einen Abstand von drei Bildpunkten. Diese Sequenz von 2-2-2-3 Bildpunkten Abstand zwischen den Stützstellen wiederholt sich über die gesamte Zeile. Für die Zeile ergibt sich somit bereichsweise ein rationales
10 Skalierungsverhältnis.

Das vorstehend beschriebene Verfahren ist analog auch für die vertikale Richtung, das heißt, für die aufeinanderfolgenden Zeilen anwendbar. Hierbei können auch
15 unterschiedliche Skalierungen für die horizontale und die vertikale Richtung vorgenommen werden. Je nach gewünschtem Skalierungsverhältnis können sich andere Summanden zur Addition ergeben und damit auch andere Sequenzen, das Verfahren läuft jedoch prinzipiell immer gleich ab.

20 Das mit Bezug auf Figur 3 beschriebene Verfahren kann in einem Mikroprozessor mit Programm- und Arbeitsspeicher als Programm ausgeführt werden, es ist jedoch auch besonders vorteilhaft in binärer Schaltungstechnik
25 realisierbar.

Hierbei ist ein Addierer vorgesehen, der um vorgebbare Werte inkrementierbar ist. Der maximale Wert des Addierers ist $2^n - 1$, wobei n die Anzahl der Binärstellen des Addierers
30 bezeichnet. Der Inkrementwert, also der Summand, erhält die Größe $2^{n-1} \times SF$, mit SF als Skalierungsfaktor. Für jeden Bildpunkt des Eingangsbildes wird die Addition durchgeführt. Das höchstwertige Bit MSB (aus dem Englischen: Most Significant Bit) des Addierers wird
35 differenziert, so dass ein Zustandswechsel des höchstwertigen Bits MSB erkennbar ist. Ein erkannter Zustandswechsel des höchstwertigen Bits MSB des Addierers markiert eine Stützstelle des Eingangsbildes. Die Addition wird weiter ausgeführt, und ein erneuter Zustandswechsel

des höchstwertigen Bits MSB des Addierers markiert eine weitere Stützstelle. Der Überlauf des Addierers wird hierbei ignoriert. Die Eingangsbildpunkte zwischen zwei Stützstellen können dann wie weiter oben beschrieben zu
5 einem Ausgangsbildpunkt zusammengefasst werden.

In einem Ausführungsbeispiel sind Skalierungsfaktoren horizontalen und vertikalen Addierern zugeführt. Die Differenzierung des höchstwertigen Bit MSB des Addierers
10 und damit die Generierung eines Signals zur Ausgabe einer Stützstelle erfolgt über eine Exklusiv-ODER Verknüpfung des MSB mit einem um einen Taktzyklus verzögerten MSB. Mit diesem Signal wird eine Zähl- und Abtaststufe gesteuert, und weiterhin der Weitertransport der skalierten
15 Ausgangsbilddaten in ein FIFO-Schieberegister (Akronym aus dem Englischen: First In, First Out) zur Weiterverarbeitung. Die Zähl- und Abtaststufe berechnet den Abstand zweier aufeinanderfolgender Stützstellen. Der berechnete Abstand dient als Steuergröße für die Berechnung
20 des ausgegebenen Bildpunktes. Beispielsweise ist ein Filtermultiplexer ansteuerbar, mittels welchem der Durchschnittswert oder der Maximalwert der Bildpunkte zwischen der vorhergehenden und der neuen Stützstelle zur Ausgabe ausgewählt wird.

25

In Figur 4 ist eine erste praktische Ausführung eines in binärer Schaltungstechnik erstellten Skalierers dargestellt. Ein Skalierungsfaktor SF_V für die vertikale Bildskalierung ist an einen Eingang eines Addierers 200 mit
30 der Bitbreite n angelegt. Der Inhalt des Addierers gelangt zur Zwischenspeicherung an eine der Bitbreite des Addierers entsprechende Anzahl Flipflops 201. Die Ausgänge der Flipflops 201 sind auf den Addierer zurückgekoppelt. Der Ausgang des Flipflops aus der Anzahl Flipflops 201, welches
35 das höchstwertige Bit MSB des Addierers enthält, ist außerdem mit einem Flipflop 202 und einem Exklusiv-ODER-Gatter 203 verbunden. Hierdurch ist es möglich, die höchstwertigen Bits des Addierers zweier aufeinanderfolgender Additionen zu differenzieren, d.h.

einen Zustandswechsel an der Stelle des höchstwertigen Bits MSB festzustellen. Ein Ausgang des Exklusiv-ODER-Gatters 203 ist mit dem Rücksetzeingang eines Zählers 204 und mit dem Enable-Eingang einer Abtaststufe 206 verbunden. Die

5 Flipflops 201 und 202 sowie der Zähler 204 und die Abtaststufe 206 sind weiterhin an eine Zeilentaktleitung L-Clk angeschlossen. Der Ausgang der Abtaststufe 206 steuert einen Multiplexer 207 an. Ein Signal Video-RGB ist direkt an den Multiplexer 207 angelegt. Das Signal Video-RGB ist

10 weiterhin direkt und über eine erste Verzögerungsschaltung 212 an einen ersten Addierer 211 angelegt. Der Ausgang des ersten Addierers 211 ist über eine erste Multipliziererschaltung 213 mit dem Multiplexer verbunden. In der Figur 4 hat die erste Multipliziererschaltung 213

15 einen festen Multiplikationsfaktor von 0,5. Das über die erste Verzögerungsschaltung 212 geleitete Signal Video-RGB ist außerdem an eine zweite Verzögerungsschaltung 214 angelegt. Vom Ausgang der zweiten Verzögerungsschaltung 214 gelangt das Signal an einen zweiten Addierer 216, an den

20 außerdem das Ausgangssignal des ersten Addierers 211 angelegt ist. Das Ausgangssignal des zweiten Addierers 216 gelangt über eine zweite Multipliziererschaltung 217 an den Multiplexer 207. In der Figur 4 hat die zweite Multipliziererschaltung 217 einen festen

25 Multiplikationsfaktor von 0,3. Das über die erste Verzögerungsschaltung 212 und die zweite Verzögerungsschaltung 214 geleitete Signal Video-RGB gelangt weiterhin über eine dritte Verzögerungsschaltung 218 an eine vierte Verzögerungsschaltung 222. Das

30 Ausgangssignal der dritten Verzögerungsschaltung 218 wird in einem dritten Addierer 219 mit dem Ausgangssignal des zweiten Addierers 216 verknüpft. Das Ausgangssignal des dritten Addierers 219 gelangt über eine dritte Multipliziererschaltung 221 an den Multiplexer 207. In der

35 Figur 4 hat die dritte Multipliziererschaltung 221 einen festen Multiplikationsfaktor von 0,25. Das Ausgangssignal der vierten Verzögerungsschaltung 222 wird in einem vierten Addierer 223 mit dem Ausgangssignal des dritten Addierers 219 verknüpft. Das Ausgangssignal des vierten Addierers 223

gelangt über eine Multiplikationsschaltung 224 an den Multiplexer 207. In der Figur 4 hat die dritte Multipliziererschaltung 221 einen festen Multiplikationsfaktor von 0,2.

5

Ein Skalierungsfaktor SF_H für die horizontale Bildskalierung ist an einen Eingang eines Addierers 231 mit der Bitbreite n angelegt. Wie zuvor für die vertikale Skalierung beschrieben gelangt der Inhalt des Addierers zur
10 Zwischenspeicherung an eine der Bitbreite des Addierers entsprechende Anzahl Flipflops 232. Die Ausgänge der Flipflops 232 sind auf den Addierer zurückgekoppelt. Der Ausgang des Flipflops aus der Anzahl Flipflops 232, welches das höchstwertige Bit MSB des Addierers enthält, ist
15 außerdem mit einem Flipflop 233 und einem Exklusiv-ODER-Gatter 234 verbunden. Hierdurch ist es möglich, die höchstwertigen Bits des Addierers zweier aufeinanderfolgender Additionen zu differenzieren, d.h. einen Zustandswechsel an der Stelle des höchstwertigen Bits
20 MSB festzustellen. Ein Ausgang des Exklusiv-ODER-Gatters 234 ist mit dem Rücksetzeingang eines Zählers 236 und mit dem Enable-Eingang einer Abtaststufe 237 verbunden. Die Flipflops 232 und 233 sowie der Zähler 236 und die Abtaststufe 237 sind weiterhin an eine Pixeltaktleitung P-
25 Clk angeschlossen. Der Ausgang der Abtaststufe 237 steuert einen Multiplexer 238 an. An den Multiplexer 238 ist das Ausgangssignal des Multiplexers 207 angelegt. Das Ausgangssignal des Multiplexers 207 wird außerdem in gleicher Weise wie das zuvor beschriebene Signal Video-RGB
30 über eine Kette von Verzögerungsschaltungen 239, 243, 247 und 251 geleitet. Von den Ausgängen der Verzögerungsschaltungen 239, 243, 247 und 251 gelangen die Ausgangssignale in der zuvor beschriebenen Weise über Addierer 240, 244, 248 und 252 sowie
35 Multipliziererschaltungen 242, 246, 249 und 253 an den Multiplexer 238. Die Multipliziererschaltungen 242, 246, 249 und 253 in Figur 4 haben die festen Multiplikationsfaktoren 0,5, 0,3, 0,25 bzw. 0,2.

Die Ausgänge der Exklusiv-ODER-Gatter 203 und 234 sind weiterhin in einem UND-Gatter 254 verbunden. Der Ausgang des UND-Gatters 254 steuert die Schreibzugriffe auf ein FIFO-Schieberegister 256. Das FIFO -Schieberegister 256 speichert die von dem Multiplexer 238 kommenden Daten zur weiteren Verarbeitung zwischen.

In Figur 5 ist eine zweite praktische Ausführung eines in binärer Schaltungstechnik erstellten Skalierers dargestellt. Wie in der Figur 4 ist ein Skalierungsfaktor SF_V für die vertikale Bildskalierung an einen Eingang eines Addierers 200 mit der Bitbreite n angelegt. Der Inhalt des Addierers gelangt zur Zwischenspeicherung an eine der Bitbreite des Addierers entsprechende Anzahl Flipflops 201. Die Ausgänge der Flipflops 201 sind auf den Addierer zurückgekoppelt. Der Ausgang des Flipflops aus der Anzahl Flipflops 201, welches das höchstwertige Bit MSB des Addierers enthält, ist außerdem mit einem Flipflop 202 und einem Exklusiv-ODER-Gatter 203 verbunden. Hierdurch ist es möglich, die höchstwertigen Bits des Addierers zweier aufeinanderfolgender Additionen zu differenzieren, d.h. einen Zustandswechsel an der Stelle des höchstwertigen Bits MSB festzustellen. Ein Ausgang des Exklusiv-ODER-Gatters 203 ist mit dem Rücksetzeingang eines Zählers 204 und mit dem Enable-Eingang einer Abtaststufe 206 verbunden. Die Flipflops 201 und 202 sowie der Zähler 204 und die Abtaststufe 206 sind weiterhin an eine Zeilentaktleitung L-Clk angeschlossen. Der Ausgang der Abtaststufe 206 steuert einen Multiplexer 207 an. Ein Signal Video-RGB ist direkt an den Multiplexer 207 angelegt. Das Signal Video-RGB ist weiterhin direkt und über eine erste Verzögerungsschaltung 212 an einen ersten Vergleicher 260 angelegt, der jeweils das größere der beiden Eingangssignale auswählt. Der Ausgang des ersten Vergleichers 260 ist mit dem Multiplexer verbunden. Das über die erste Verzögerungsschaltung 212 geleitete Signal Video-RGB ist außerdem an eine zweite Verzögerungsschaltung 214 angelegt. Vom Ausgang der zweiten Verzögerungsschaltung 214 gelangt das Signal an einen zweiten Vergleicher 261, an den außerdem das Ausgangssignal

des ersten Vergleichers 260 angelegt ist. Das Ausgangssignal des zweiten Vergleichers 261 ist an den Multiplexer 207 angelegt. Das über die erste Verzögerungsschaltung 212 und die zweite Verzögerungsschaltung 214 geleitete Signal Video-RGB gelangt weiterhin über eine dritte Verzögerungsschaltung 218 an eine vierte Verzögerungsschaltung 222. Das Ausgangssignal der dritten Verzögerungsschaltung 218 wird in einem dritten Vergleichers 262 mit dem Ausgangssignal des zweiten Vergleichers 261 verglichen. Das Ausgangssignal des dritten Vergleichers 262 ist ebenfalls an den Multiplexer 207 angelegt. Das Ausgangssignal der vierten Verzögerungsschaltung 222 wird in einem vierten Vergleichers 263 mit dem Ausgangssignal des dritten Vergleichers 262 verglichen. Das Ausgangssignal des vierten Vergleichers 263 ist dem Multiplexer 207 zugeführt.

Wie in der in Figur 4 beschriebenen Schaltung ist ein Skalierungsfaktor SF_H für die horizontale Bildskalierung an einen Eingang eines Addierers 231 mit der Bitbreite n angelegt. Wie zuvor für die vertikale Skalierung beschrieben gelangt der Inhalt des Addierers zur Zwischenspeicherung an eine der Bitbreite des Addierers entsprechende Anzahl Flipflops 232. Die Ausgänge der Flipflops 232 sind auf den Addierer zurückgekoppelt. Der Ausgang des Flipflops aus der Anzahl Flipflops 232, welches das höchstwertige Bit MSB des Addierers enthält, ist außerdem mit einem Flipflop 233 und einem Exklusiv-ODER-Gatter 234 verbunden. Hierdurch ist es möglich, die höchstwertigen Bits des Addierers zweier aufeinanderfolgender Additionen zu differenzieren, d.h. einen Zustandswechsel an der Stelle des höchstwertigen Bits MSB festzustellen. Ein Ausgang des Exklusiv-ODER-Gatters 234 ist mit dem Rücksetzeingang eines Zählers 236 und mit dem Enable-Eingang einer Abtaststufe 237 verbunden. Die Flipflops 232 und 233 sowie der Zähler 236 und die Abtaststufe 237 sind weiterhin an eine Pixeltaktleitung P-Clk angeschlossen. Der Ausgang der Abtaststufe 237 steuert einen Multiplexer 238 an. An den Multiplexer 238 ist das

Ausgangssignal des Multiplexers 207 angelegt. Das Ausgangssignal des Multiplexers 207 wird außerdem in gleicher Weise wie das zuvor beschriebene Signal Video-RGB über eine Kette von Verzögerungsschaltungen 239, 243, 247 und 251 geleitet. Von den Ausgängen der Verzögerungsschaltungen 239, 243, 247 und 251 gelangen die Ausgangssignale in der zuvor beschriebenen Weise über Vergleicher 264, 266, 267 und 268 an den Multiplexer 238.

Die Ausgänge der Exklusiv-ODER-Gatter 203 und 234 sind weiterhin in einem UND-Gatter 254 verbunden. Der Ausgang des UND-Gatters 254 steuert die Schreibzugriffe auf ein FIFO-Schieberegister 256. Das FIFO -Schieberegister 256 speichert die von dem Multiplexer 238 kommenden Daten zur weiteren Verarbeitung zwischen. Das Ausgangssignal des UND-Gatters 254 sowie das Ausgangssignal des Multiplexers 238 sind einem Flipflop 269 zugeführt, dessen Ausgangssignal den Vergleichen 260 bis 264 und 266 bis 268 zugeführt ist.

Die Anzahl der in den Figuren 4 und 5 beschriebenen Verzögerungsschaltungen und Vergleicher bzw. Addierer und Multiplizierer kann auch größer oder kleiner als in den Figuren angegeben sein. Die Anzahl hängt von der erwarteten maximalen Distanz zwischen zwei aufeinanderfolgenden Stützstellen ab. Die Schaltung ist jedoch auf einfache Weise durch entsprechende Vervielfältigung an den betreffenden Stellen erweiterbar.

In Figur 6 ist die Schaltung der Vergleicher 260 bis 264 und 266 bis 268 detailliert dargestellt. Über Eingänge 300 und 301 sind der Schaltung erste und zweite Videosignale mit den Werten für die Grundfarben Rot, Grün und Blau zugeführt. Vergleichswerte für die Grundfarben sind der Schaltung über einen Eingang 302 zugeführt. Subtrahierer 303 bilden die Differenz zwischen den Vergleichswerten und den Werten des ersten bzw. zweiten Videosignals. Der Betrag der Differenzen wird in den Stufen 304 gebildet. Die Addierer 306 bilden die Summe der Beträge aus den Stufen 304 für das erste und das zweite

Videosignal. Die Summen aus den Addierern 306 sind einem
Vergleicher 307 zugeführt, dessen Ausgang einen Multiplexer
308 ansteuert. Der Multiplexer 380 selektiert das erste
oder das zweite Videosignal in Abhängigkeit vom
5 Ausgangssignal des Vergleichers 307 und bildet den Ausgang
der Vergleicherschaltung.

Patentansprüche

1. Verfahren zur frei wählbaren Skalierung von durch zeilen- und spaltenweise angeordnete Bildpunkte und/oder Subpixel dargestellten Eingangsbildern, wobei zur Wiedergabe in den Ausgangsbildern bestimmte ausgewählte Bildpunkte und/oder Subpixel im Eingangsbild bestimmt werden, deren jeweiliger spaltenweiser und/oder zeilenweiser Abstand so bemessen ist, dass ein rationales Skalierungsverhältnis von Eingangsbild zu Ausgangsbild mindestens über einen Bereich einer Zeile und/oder einer Spalte durch Berechnung ganzzahliger Abstände zwischen aufeinanderfolgenden ausgewählten Bildpunkten und/oder Subpixeln des Eingangsbildes mit minimaler Variation zwischen den Abständen erreicht wird.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass die ausgewählten Bildpunkte und/oder Subpixel des Eingangsbildes als Stützstellen verwendet werden, denen im Ausgangsbild ein aus mehreren der Stützstelle vorhergehenden oder nachfolgenden Bildpunkten und/oder Subpixeln des Eingangsbildes berechneter oder ausgewählter Bildpunkt und/oder Subpixel zugewiesen wird.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass die vorhergehenden oder nachfolgenden Bildpunkte und/oder Subpixel des Eingangsbildes in einem Bereich bis zur jeweils benachbarten Stützstelle zur Berechnung herangezogen werden.
4. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass ein das Skalierungsverhältnis repräsentierender Wert als Summand einem Addierer zugeführt wird, wobei die Addition des Summanden für jeden Bildpunkt und/oder Subpixel zeilen- und/oder spaltenweise vorgenommen wird und bei Überschreiten eines Schwellwertes eine Stützstelle bei dem gegenwärtigen Bildpunkt und/oder

Subpixel markiert wird, und wobei nach dem Markieren einer Stützstelle vom Inhalt des Addierers ein dem Schwellwert entsprechender Wert subtrahiert wird.

- 5 5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, dass das Überschreiten des Schwellwertes durch den Zustandswechsel eines ausgewählten Bits in einem Binäraddierer signalisiert wird.
- 10 6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, dass die Subtraktion des Schwellwertes durch fortgesetzte Addition und Ignorieren des Überlaufs des Binäraddierers vorgenommen wird.
- 15 7. Verfahren nach einem oder mehreren der vorhergehenden Ansprüche 1 bis 6, dadurch gekennzeichnet, dass aufeinanderfolgende Zeilen und/oder Spalten mit einem Versatz um ganze Bildpunkte und/oder Subpixel verarbeitet werden.
- 20 8. Skalierungsschaltung zur frei wählbaren Skalierung von durch zeilen- und spaltenweise angeordneten Bildpunkten und/oder Subpixel dargestellten Bildern mit einem Mikroprozessor, einem Programmspeicher und einem Arbeitsspeicher, sowie Eingabemitteln für
25 Skalierungsverhältnisse, wobei ein Verfahren gemäß einem oder mehreren der Ansprüche 1 bis 7 programmgesteuert ausführbar ist.
- 30 9. Skalierungsschaltung zur frei wählbaren Skalierung von durch zeilen- und spaltenweise angeordneten Bildpunkten und/oder Subpixel dargestellten Bildern mit Addierern, in welchem ein Skalierungsverhältnis repräsentierende Werte für jeden Bildpunkt und/oder Subpixel in Zeilen
35 bzw. Spalten addierbar sind, Eingabemitteln für Skalierungsverhältnisse, einem Vergleicher für die Zeilen bzw. Spalten, welcher das Überschreiten eines Schwellwertes durch die Addition signalisiert, einem ersten Multiplexer, mittels dessen den Bildpunkten

und/oder Subpixeln einer Zeile Werte zuweisbar sind,
einem zweiten Multiplexer, mittels dessen den
Bildpunkten und/oder Subpixeln einer Spalte Werte
zuweisbar sind, und einem Speicher zur Speicherung der
5 Werte für Bildpunkte und/oder Subpixel für Zeilen
und/oder Spalten.

10. Skalierungsschaltung nach Anspruch 9, dadurch
gekennzeichnet, dass Mittel vorgesehen sind zur
10 Speicherung ausgewählter Bitstellen des Addierers und
Mittel zum Vergleich aufeinanderfolgender Inhalte an
den ausgewählten Bitstellen, wobei ein Überschreiten
des Schwellwertes anhand eines Zustandswechsels
aufeinanderfolgender Inhalte an den ausgewählten
15 Bitstellen des Addierers erkennbar ist.

11. Filmscanner mit einer Ansteuerung für einen
Kontrollmonitor, dadurch gekennzeichnet, dass eine
Skalierungsschaltung gemäß einem oder mehreren der
20 Ansprüche 8 bis 10 vorgesehen ist.

Zusammenfassung

Es wird ein Verfahren vorgeschlagen, mit welchem sich hochaufgelöste Rasterbilder auf Anzeigen mit geringerer
5 Auflösung darstellen lassen. Gemäß des erfindungsgemäßen Verfahrens werden Stützstellen in Zeilen und Spalten des Originalbildes ausgewählt, die eine möglichst geringe Variation ihrer Abstände aufweisen und zumindest in
10 Bereichen die eingestellte Skalierung annähern. Somit lassen sich in vorteilhafter Weise auch rationale Skalierungsverhältnisse erreichen. Zur Darstellung feiner Details des Originalbilds auch im skalierten Bild fließen auch die benachbarten Bildpunkte der Stützstellen in die Berechnung der ausgegebenen Bildpunkte ein. Weiterhin wird
15 eine Schaltung zur Skalierung eines Rasterbildes in Echtzeit vorgeschlagen. Außerdem wird ein Filmscanner mit einer Skalierungseinrichtung gemäß des erfindungsgemäßen Verfahrens vorgeschlagen.

20

Fig. 2

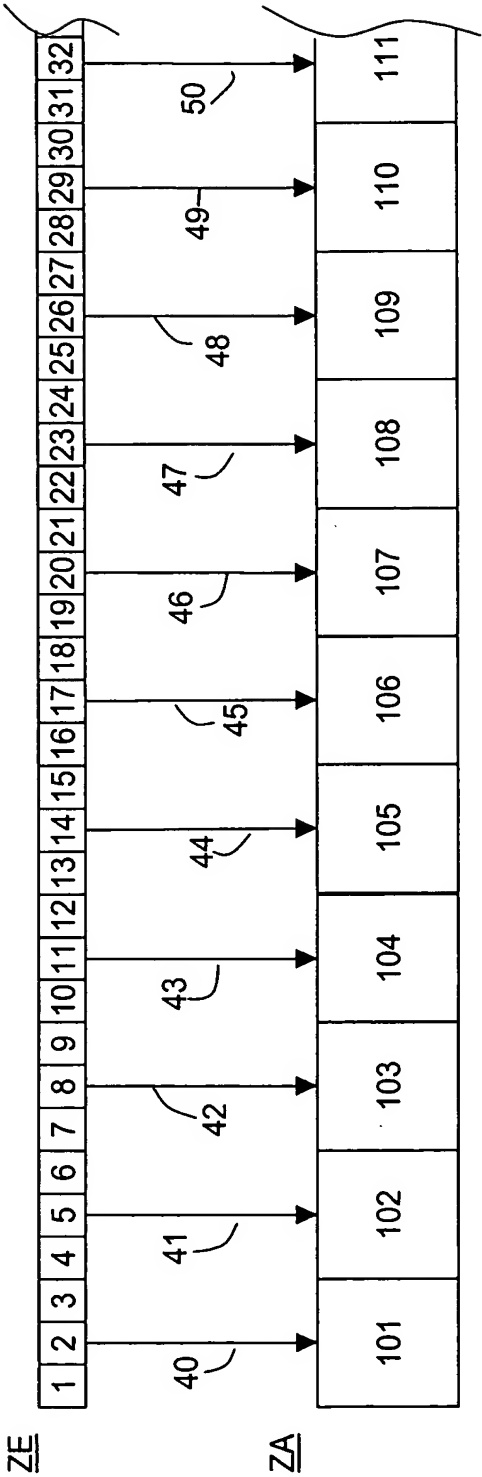


Fig. 1 Stand der Technik

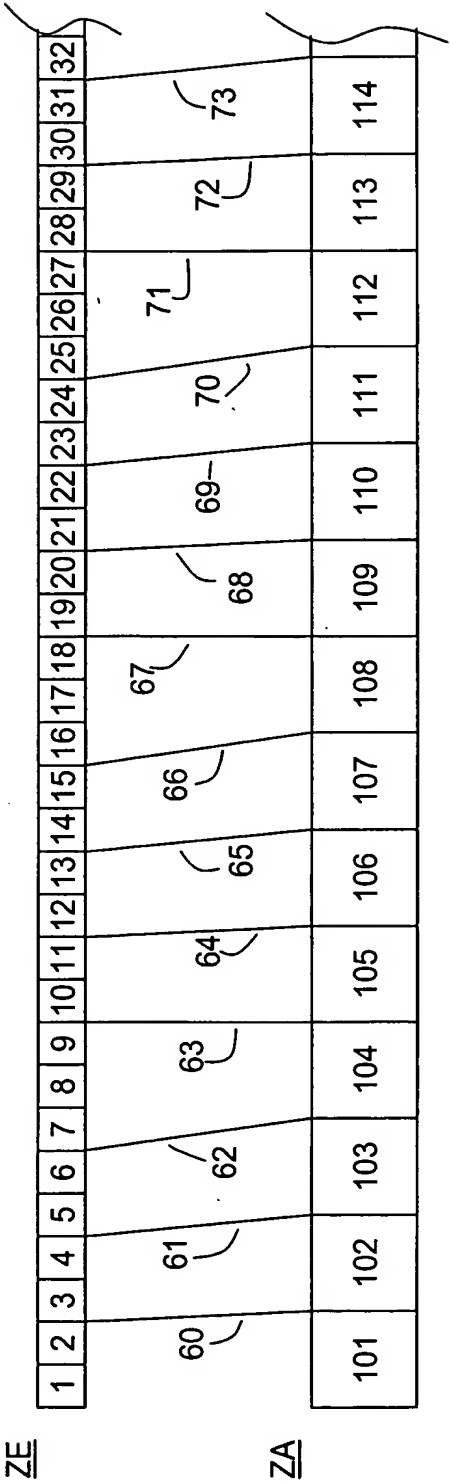


Fig. 2

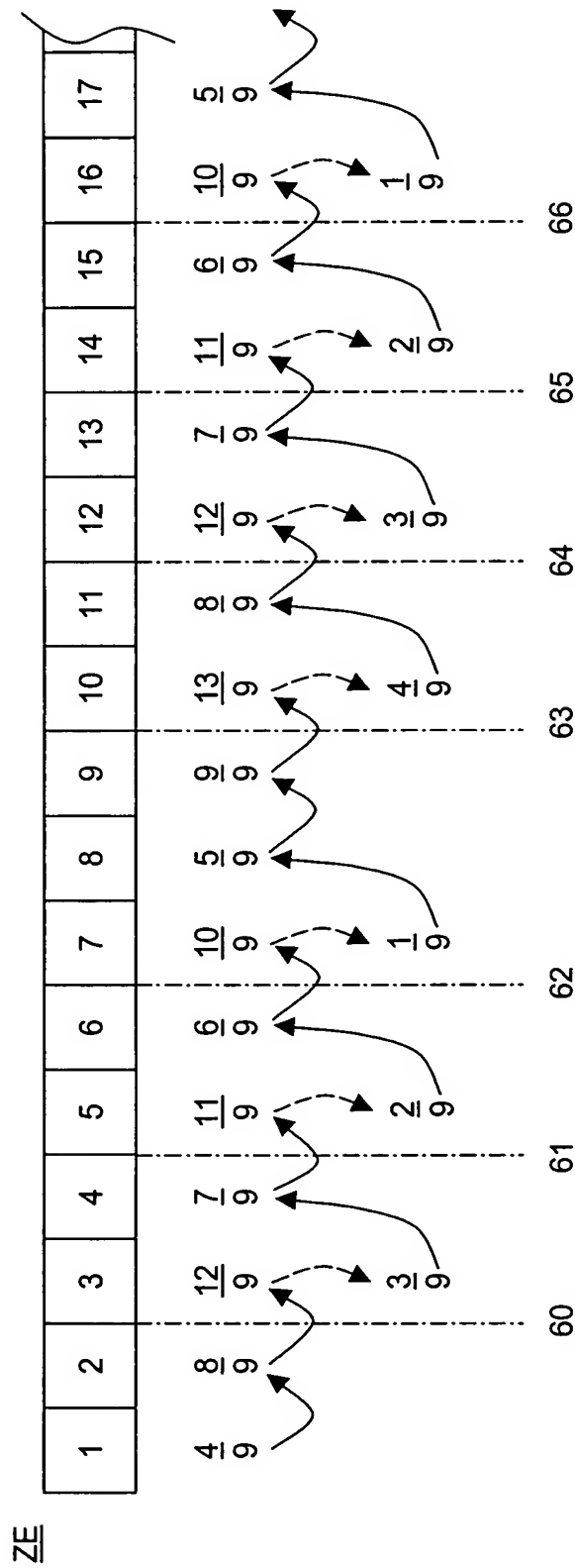


Fig. 3

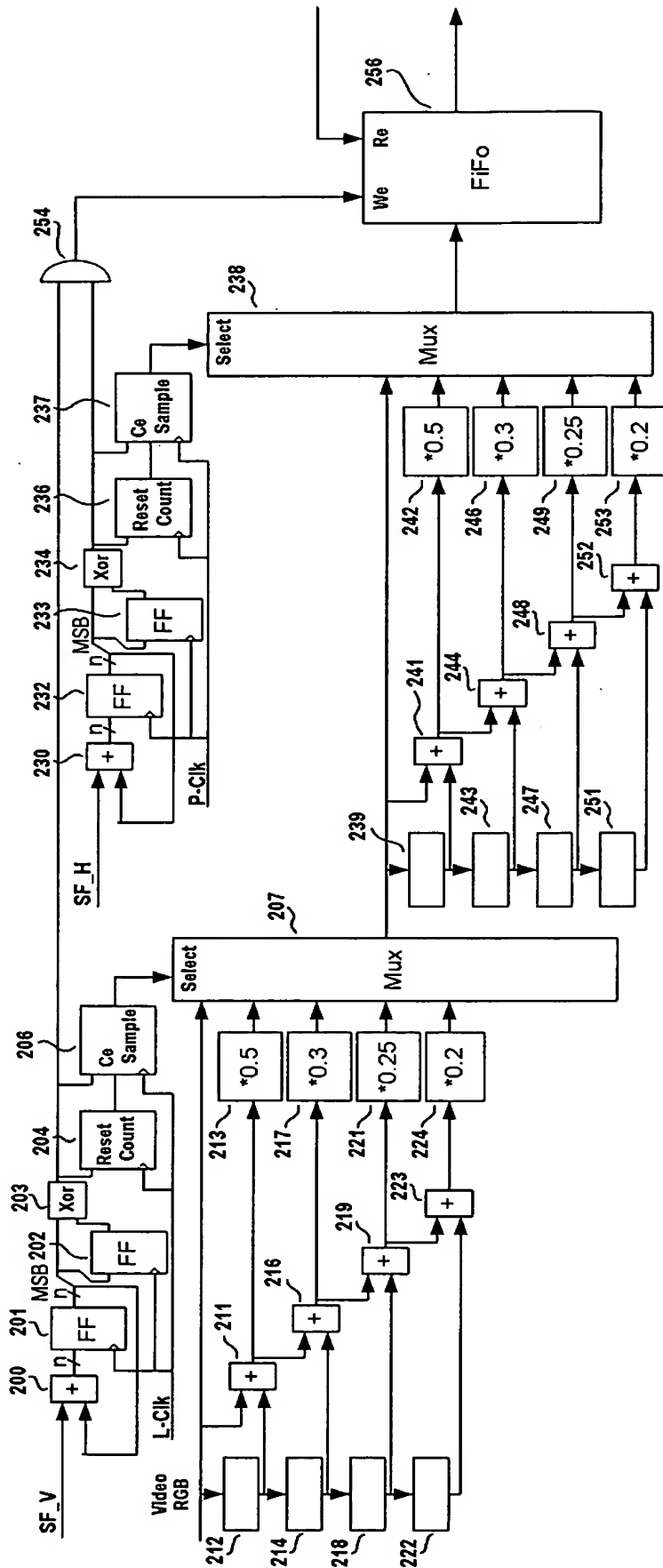


Fig. 4

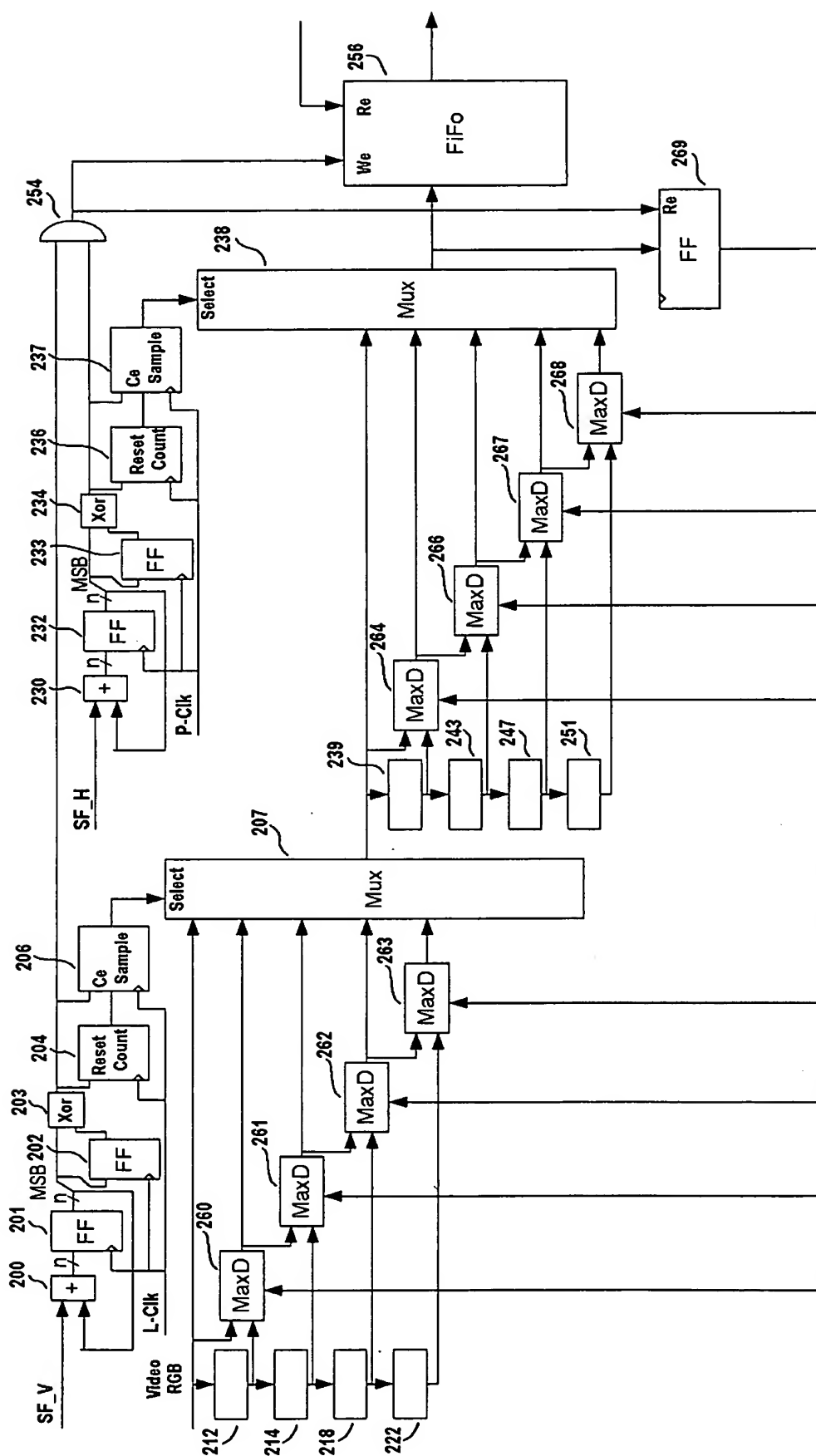


Fig. 5

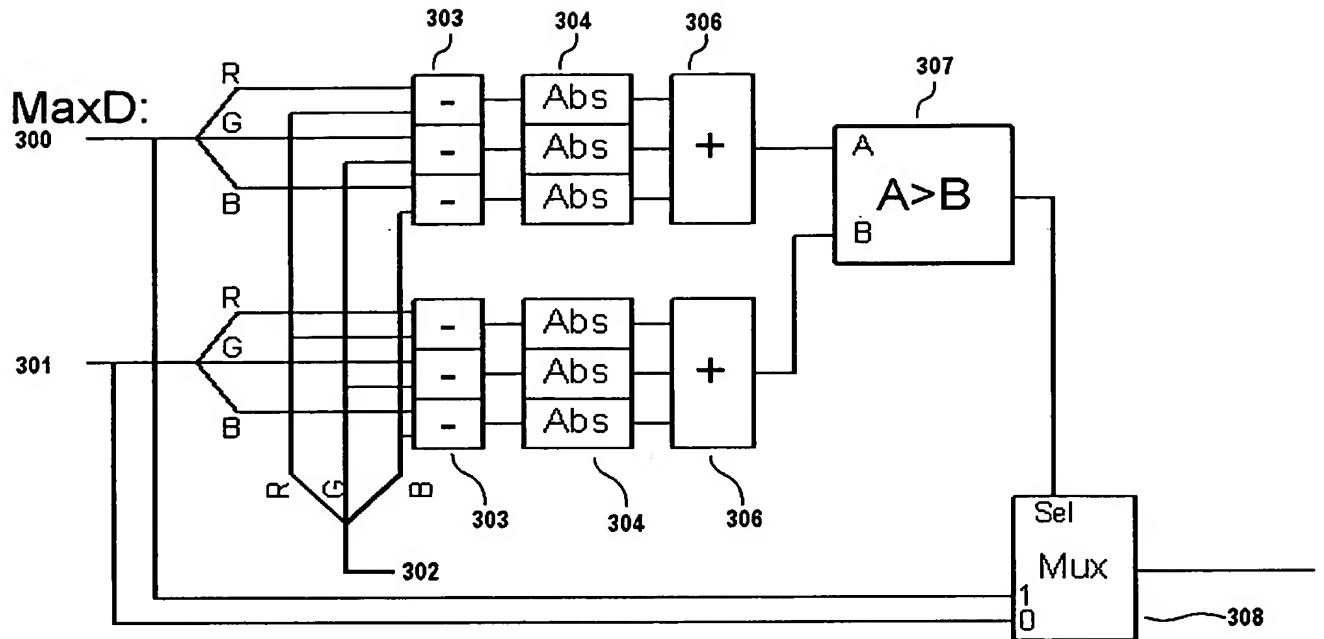


Fig. 6